



# Технології програмування на ПЛІС (FPGA)

## Робоча програма навчальної дисципліни (Силабус)

### – Реквізити навчальної дисципліни

Рівень вищої освіти	Перший (бакалаврський)
Галузь знань	12 Інформаційні технології
Спеціальність	123 Комп'ютерна інженерія
Освітня програма	Комп'ютерна інженерія
Статус дисципліни	Вибіркова
Форма навчання	очна(денна)/заочна
Рік підготовки, семестр	3 курс, весняний
Обсяг дисципліни	4 кредитів/120 год. Денна форма: лекцій 36 годин, Лаб. роб. 18 год., СРС 66 год. Заочна форма: лекцій 36 год., лаб. роб. 18 год., СРС 104 год.
Семестровий контроль/ контрольні заходи	Залік
Розклад занять	Згідно розкладу на весняний семестр поточного навчального року за адресою <a href="http://rozklad.kpi.ua">http://rozklad.kpi.ua</a>
Мова викладання	Українська
Інформація про керівника курсу / викладачів	Лектори: професор кафедри ОТ, д.т.н., доцент Клименко Ірина Анатоліївна <a href="mailto:ikliryna@gmail.com">ikliryna@gmail.com</a> ; Лабораторні: Ткаченко Валентина Василівна <a href="mailto:tkavalivas@gmail.com">tkavalivas@gmail.com</a> , Гайдай Анатолій Русланович <a href="mailto:tolya.hei@gmail.com">tolya.hei@gmail.com</a>
Розміщення курсу	Навчальний курс розміщений на платформі дистанційного навчання «Сікорський» в середовищі Google Workspace for Education: <a href="https://classroom.google.com/c/NDg4NTYwMDIzMDA0?cjc=fb6xoef">https://classroom.google.com/c/NDg4NTYwMDIzMDA0?cjc=fb6xoef</a>

### – Програма навчальної дисципліни

#### 1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Програмована логіка (FPGA) останнім часом стає основною технологією, що використовується для створення електронних систем в різних галузях застосування. Отримані навички та знання будуть актуальні в областях розроблення рішень для Інтернету Речей (IoT), вбудованих систем, розумних систем. Розроблення апаратних систем для автомобільної промисловості, промислової автоматизації, високопродуктивних обчислень, штучного інтелекту машинного навчання.

Мета дисципліни «Технології програмування на ПЛІС (FPGA)» – вивчення методів цифрового дизайну та проектування для FPGA, мов опису апаратури для розроблення цифрових пристроїв, основ проектування цифрових пристроїв з використанням Verilog (цифровий дизайн), методів та засобів функціонального моделювання та структурного синтезу в сучасних САПР.

Вивчення дисципліни підсилює наступні загальні та фахові компетенції:

- ЗК2. Здатність вчитися і оволодівати сучасними знаннями
- ФК1. Здатність застосовувати законодавчу та нормативно правову базу, а також державні та міжнародні вимоги, практики і стандарти з метою здійснення професійної діяльності в галузі комп'ютерної інженерії.
- ФК2 Здатність використовувати сучасні методи і мови програмування для розроблення алгоритмічного та програмного забезпечення.

– ФК5. Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.

– ФК14. Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію.

– ФК16. Здатність проектувати, впроваджувати та обслуговувати високопродуктивні паралельні та розподілені комп'ютерні системи та їх складові з використання ПЛІС модулів і систем автоматизованого проектування

У відповідності до вищезазначеного, підсилені загальні та фахові компетенції дадуть наступні результати навчання:

- навички програмування на мові Verilog;
- вміння використовувати мову програмування апаратури Verilog для високорівневого синтезу цифрових схем;
- вміння користуватися сучасними професійними засобами для цифрового дизайну та моделювання;
- навички та практичний досвід використання сучасних САПР і продуктів компанії Intel/Altera;
- вміння виконувати функціональне моделювання і налагодження пристроїв в САПР ModelSym;
- вміння виконувати структурний синтез в САПР Quartus II Intel/Altera.
- вміння реалізувати пристрої на сучасних платах компанії Intel/Altera DE2 Board, DE10 Board, DE1 SoC Board;
- отримають базові знання програмування та методів цифрового дизайну, які дозволять за необхідності швидко перейти на використання мови програмування апаратури VHDL, мікросхем інших виробників FPGA, зокрема Xilinx, а також інших САПР для функціонального та структурного синтезу на FPGA та ASIC, зокрема Synopsys, Aldec, Cadence;
- отримають базову підготовку для продовження професійного навчання в напрямку проектування апаратури для складних систем на FPGA та ASIC, систем-на-кристалі (SoC), вбудованих систем, розумних систем. програмно-апаратних реалізацій систем штучного інтелекту з використанням ПЛІС;

## **2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)**

При вивченні дисципліни «Технології програмування на ПЛІС (FPGA)» доцільно використовувати знання, отримані при вивченні попередніх дисциплін: «Вступ до операційної системи Linux», «Комп'ютерна логіка», «Теорія електричних кіл та сигналів», «Комп'ютерна електроніка», «Комп'ютерна схемотехніка», «Архітектура комп'ютерів. Частина 1. Управляючі та арифметичні пристрої», «Архітектура комп'ютерів. Частина 2. Процесори», «Програмування», дисципліни із Ф-каталога вибіркових дисциплін, що входять до складу сертифікатної програми: «Технології програмування на С для вбудованих систем» (вбіркова).

Дисципліна є корисною для вивчення нормативних дисциплін «Архітектура комп'ютерів. Частина 3. Мікропроцесорні засоби», «Архітектура комп'ютерів. Курсова робота», «Системне програмування», «Комп'ютерні системи», а також є базовою для курсів із Ф-каталога вибіркових дисциплін, що входять до складу сертифікатної програми: «Технології тестування (QA) вбудованих систем», «Технології проектування інтелектуальних систем», «Управління інфраструктурними ІТ проектами».

### 3. Зміст навчальної дисципліни

#### Вступ

#### Розділ 1. Введення в дисципліну «Технології програмування на ПЛІС (FPGA)»

##### Тема 1.1. Історичні аспекти та тенденції розвитку елементної бази.

Тема 1.2. Тенденції розроблення сучасних цифрових систем в умовах 4-ї Індустріальної революції

Тема 1.3. Сучасні технології проектування та розроблення цифрових систем – технологія системи на кристалі (SoC). Основні аспекти використання програмовних логічних інтегральних схем (ПЛІС) для розроблення цифрових систем.

#### Розділ 2. Огляд технологій програмування сучасних цифрових пристроїв на ПЛІС

Тема 2.1. Життєвий цикл процесу проектування та розроблення апаратурних засобів. Уніфікований потік проектування цифрових схем (Design Flow).

Тема 2.2. Поняття функціонального моделювання та структурного синтезу цифрової схеми.

Тема 2.3. Огляд сучасних САПР.

Тема 2.4. Огляд мов опису апаратури.

Тема 2.5. Архітектурно орієнтовне проектування.

#### Розділ 3. Практичні аспекти структурного синтезу цифрових схем в САПР

Тема 3.1 Огляд плати для розробки DE1-SoC

Тема 3.2 Огляд системи автоматизації проектування Intel Quartus Prime (Quartus II).

Тема 3.3. Способи введення проєкту в САПР. Графічний дизайн. Компіляція та аналіз результатів компіляції.

Тема 3.4. Розроблення модулів цифрових вузлів. Структурний синтез та верифікація проєкту.

Тема 3.5 Розробка модулів запам'ятовуючих пристроїв

Тема 3.6 Розробка модулів системи керування

Тема 3.7. Прошивка плати DE1-SoC.

#### Розділ 4. Теоретичні та практичні основи функціонального моделювання цифрових схем

Тема 4.1. Практичні аспекти циклу функціонального моделювання цифрових схем в сучасних САПР.

Тема 4.2. Огляд системи автоматизації проектування Mentor Graphics (Simens) ModelSim для функціонального моделювання мов опису апаратури.

Тема 4.3. Основи програмування на мові опису апаратури Verilog.

Тема 4.4. Базові питання створення TestBench рівнів на мові Verilog.

Тема 4.5. Приклади програмування та налагодження вузлів комп'ютерної техніки на мові Verilog.

Тема 4.6. Використання вбудованого налагоджувальника C в середовищі ModelSim.

Тема 4.6. Інтеграція САПР Quartus II и ModelSim.

#### Розділ 5. Напрямки розвитку технологій вбудованих систем та пристроїв Інтернету речей (IoT) в умовах 4-ї індустріальної революції (Industry 4.0/IoT)

Тема 5.1. Огляд дотичних технологій до 4-ї індустріальної революції

### 4. Навчальні ресурси та матеріали

#### 4.1. Базова література

1. Комп'ютерна схемотехніка. Лабораторний практикум : навчальний посібник для студентів освітньої програми «Комп'ютерні системи та мережі» за спеціальністю 123 «Комп'ютерна інженерія» / КПІ ім. Ігоря Сікорського ; уклад.: О. А. Верба, В. І. Жабін, І. А. Клименко, В. В. Ткаченко. – Гриф надано Методичною радою КПІ ім. Ігоря Сікорського (протокол № 1 від 26.09.2019 р..). – Київ : КПІ ім. Ігоря Сікорського, 2019. – 110 с. – <https://ela.kpi.ua/handle/123456789/29747>

2. Програмування на ПЛІС. Навчально-методичний посібник : методичні вказівки для виконання лабораторних робіт для здобувачів ступеня бакалавра за спеціальністю 123 «Комп'ютерна інженерія» /

уклад.: І.А. Клименко, В.В. Ткаченко, А.Р. Гайдай. – Київ : КПІ ім. Ігоря Сікорського, 2022. – 80 с. (Затверджено засіданням кафедри №10 від 25.05.2022).

3. Сергієнко А.М. VHDL для проектування обчислювальних пристроїв. – К.: ПП "Корнійчук", ТОВ "ТИДДС", 2003. – 208 с.

#### 4.2. Додаткова література

4. Жабін В.І., Жуков І.А., Клименко І.А., Стіренко С.Г. – Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник. – К.:ВЕК +, 2008. – 176 с.

5. Документація до навчально-налагоджуваної плати Altera DE2 Board. Посібник користувача. [DE2 Development and Education Board User Manual \(terasic.com.tw\)](https://www.terasic.com.tw/DE2_Development_and_Education_Board_User_Manual). – 2008 Terasic Technologies.

6. Документація до навчальної плати DE1-SoC Board. [Terasic - SoC Platform - Cyclone - DE1-SoC Board](https://www.terasic.com.tw/DE1-SoC_Platform_-_Cyclone_-_DE1-SoC_Board). 2022 Copyright Terasic Inc.

7. Довідник Quartus II. Частина 1. Дизайн і синтез. Quartus II Handbook. Volume 1. Design and Synthesis. [Quartus II Handbook Version 15.0.0 \(intel.com\)](https://www.intel.com/quartus/handbook/v15.0.0/)

8. Довідник Quartus II. Частина 3. Верифікація. Mentor Graphics ModelSim, Quartus II Handbook Volume 3: Verification (intel.com) [Mentor Graphics ModelSim and QuestaSim Support, Quartus II Handbook Volume 3: Verification \(intel.com\)](https://www.mentor.com/support/docs/quartus-ii-handbook-volume-3-verification)

#### 4.3. Інформаційні ресурси

9. Курс відеолекцій – на платформі дистанційного навчання «Сікорський» в середовищі Google Workspace for Education: <https://classroom.google.com/c/NDg4NTYwMDIzMDA0?cjc=fb6xoeff>

### – Навчальний контент

#### 5. Методика опанування навчальної дисципліни (освітнього компоненту)

Розподіл навчального часу за видами занять і завдань з дисципліни згідно з робочим навчальним планом. На кредитний модуль виділено 120 годин та 4 кредитів – 18 лекцій (36 годин), 9 лабораторних робіт (18 годин)

Для досягнення мети навчальної дисципліни слід зосередитись в лекційному матеріалі на вивчення методів цифрового дизайну та проектування для FPGA, мов опису апаратури для розроблення цифрових пристроїв, основ проектування цифрових пристроїв з використанням Verilog (цифровий дизайн), методів та засобів функціонального моделювання та структурного синтезу в сучасних САПР.

**Мета лабораторних робіт** – придбання практичних навичок роботи з обладнанням на базі платформи Intel/Altera, самостійного створення цифрової системи на FPGA системи, отримання досвіду функціонального моделювання та структурного синтезу та верифікації продуктів в сучасних САПР.

Практичні завдання побудовані спочатку на простих прикладах програмування вузлів комп'ютерної техніки. Далі пропонується знайомство з основними етапами повного циклу розроблення пристрою цифрової техніки, включаючи функціональний синтез, структурний синтез, верифікацію розробок та програмування мікросхеми ПЛІС. Розглядаються базові питання створення TestBench рівнів на мові Verilog. Для перевірки правильності створених проектів та налагодження використовуються САПР ModelSym MentorGraphic, Quartus II. Розглядаються питання інтеграція САПР Quartus II и ModelSim. Для експериментів використовується налагоджувальна плати компанії Altera DE2 Board (Cyclon II), DE10 Standard Board (Cyclon IV), DE1 SoC Board (Cyclon V).

#### *Тематика лабораторних робіт*

**Лабораторна робота 1.** Вступне заняття. Тест

**Лабораторна робота 2.** Основи цифрового дизайну в системі автоматизації проектування QUARTUS II. Графічний дизайн. Структурний синтез комбінаційних схем. Компіляція. Верифікація. Прошивка плати.

**Лабораторна робота 3.** Основи функціонального моделювання в системі автоматизації проектування ModelSim. Створення нового проекту. Розроблення модуля цифрового пристрою. Передаванні вхідних впливів на мові tcl. Компіляція, моделювання, аналіз результатів функціонального моделювання.

**Лабораторна робота 4.** Розроблення схем комбінаційних пристроїв та типових вузлів цифрових пристроїв на мові Verilog.

**Лабораторна робота 5.** Створення проекту з ієрархічною структурою в САПР ModelSim на прикладі реалізації вузлів для виконання арифметичних операцій.

**Лабораторна робота 6.** Створення TestBench рівня для тестування та налагодження проекту на мові Verilog.

**Лабораторна робота 7.** Розроблення власного проекту «Арифметико-логічний блок з загальними мікроопераціями».

**Лабораторна робота 8.** Перенос проекту «Арифметико-логічний блок з загальними мікроопераціями» в САПР Quartus II . Структурний синтез. Верифікація. Прошивка плати.

## **6. Самостійна робота здобувача вищої освіти денної форми навчання**

Види самостійної роботи (66 годин):

- підготовка до аудиторних занять, (0,5 годин x 18 лекцій = 9 годин);
- підготовка та оброблення проведення розрахунків за первинними даними, отриманими на лабораторних заняттях, виконання лабораторних робіт, розв'язок задач, розміщення результатів на GitLab (рекомендовано 1,5 годин x 8 лабораторних робіт = 12 годин);
- виконання модульної контрольної роботи (2 МКР x 4 години = 8 годин);
- підготовка до експрес-тестів (4 години);
- підготовка до заліку (4 години);
- опрацювання тем на самостійну роботу, завантаження та збирання програмного забезпечення для виконання лабораторних робіт (29 годин).

### **Теми на самостійне опрацювання (денна форма навчання)**

#### **Вступ**

#### **Розділ 1. Введення в дисципліну «Технології програмування на ПЛІС (FPGA)»**

Тема 1.2. Тенденції розроблення сучасних цифрових систем в умовах 4-ї Індустріальної революції

Тема 1.3. Сучасні технології проектування та розроблення цифрових систем – технологія системи на кристалі (SoC). Основні аспекти використання програмовних логічних інтегральних схемах (ПЛІС) для розроблення цифрових систем.

#### **Розділ 2. Огляд технологій програмування сучасних цифрових пристроїв на ПЛІС**

Тема 2.4. Огляд мов опису апаратури.

Тема 3.5. Архітектурно орієнтовне проектування.

#### **Розділ 3. Практичні аспекти структурного синтезу цифрових схем в САПР**

Тема 4.1 Огляд плати для розробки DE1-SoC

Тема 4.7. Прошивка плати DE1-SoC.

#### **Розділ 5. Напрямки розвитку технологій вбудованих систем та пристроїв Інтернету речей (IoT) в умовах 4-ї індустріальної революції (Industry 4.0/IoT)**

Тема 5.1. Огляд дотичних технології до 4-ї індустріальної революції

## **7. Методика викладання дисципліни на заочній формі навчання**

### **Зміст лекцій та самостійної роботи**

#### **Лекція 1**

##### **Розділ 1. Введення в дисципліну «Технології програмування на ПЛІС (FPGA)»**

Тема 1.1. Сучасні технології проектування та розроблення цифрових систем – технологія системи на кристалі (SoC). Основні аспекти використання програмовних логічних інтегральних схемах (ПЛІС) для розроблення цифрових систем.

##### *Теми на самостійне опрацювання*

Тема 1.2. Історичні аспекти та тенденції розвитку елементної бази.

Тема 1.3. Тенденції розроблення сучасних цифрових систем в умовах 4-ї Індустріальної революції

##### **Розділ 2. Огляд технологій програмування сучасних цифрових пристроїв на ПЛІС**

Тема 2.1. Життєвий цикл процесу проектування та розроблення апаратурних засобів.

Уніфікований потік проектування цифрових схем (Design Flow).

Тема 2.2. Поняття функціонального моделювання та структурного синтезу цифрової схеми.

##### *Теми на самостійне опрацювання*

Тема 2.3. Огляд сучасних САПР.

Тема 2.4. Огляд мов опису апаратури.

Тема 3.5. Архітектурно орієнтовне проектування.

#### **Лекція 2**

##### **Розділ 3. Практичні аспекти структурного синтезу цифрових схем в САПР**

Тема 4.1 Огляд плати для розробки DE1-SoC

Тема 4.3. Способи введення проекту в САПР. Графічний дизайн. Компіляція та аналіз результатів компіляції.

Тема 4.4. Розроблення модулів цифрових вузлів. Структурний синтез та верифікація проекту.

##### *Теми на самостійне опрацювання*

Тема 4.4 Огляд системи автоматизації проектування Intel Quartus Prime (Quartus II).

Тема 4.5. Розробка модулів запам'ятовуючих пристроїв

Тема 4.6 Розробка модулів системи керування

Тема 4.7. Прошивка плати DE1-SoC.

#### **Лекція 3 - 4**

##### **Розділ 4. Теоретичні та практичні основи функціонального моделювання цифрових схем**

Тема 4.1. Практичні аспекти циклу функціонального моделювання цифрових схем в сучасних САПР.

Тема 4.2. Огляд системи автоматизації проектування Mentor Graphics (Simens) ModelSim для функціонального моделювання мов опису апаратури.

Тема 4.3. Основи програмування на мові опису апаратури Verilog.

Тема 4.4. Базові питання створення TestBench рівнів на мові Verilog.

##### *Теми на самостійне опрацювання*

Тема 4.5. Приклади програмування та налагодження вузлів комп'ютерної техніки на мові Verilog.

Тема 4.6. Використання вбудованого налагоджувальника C в середовищі ModelSim.

Тема 4.6. Інтеграція САПР Quartus II и ModelSim.

## **Розділ 5. Напрямки розвитку технологій вбудованих систем та пристроїв Інтернету речей (IoT) в умовах 4-ї індустріальної революції (Industry 4.0/IoT)**

Тема 5.1. Огляд дотичних технології до 4-ї індустріальної революції

### **Тематика лабораторних робіт для самостійного виконання**

**Лабораторна робота 2.** Основи цифрового дизайну в системі автоматизації проектування QUARTUS II. Графічний дизайн. Структурний синтез комбінаційних схем. Компіляція. Верифікація. Прошивка плати.

**Лабораторна робота 3.** Основи функціонального моделювання в системі автоматизації проектування ModelSim. Створення нового проекту. Розроблення модуля цифрового пристрою. Передаванні вхідних впливів на мові tcl. Компіляція, моделювання, аналіз результатів функціонального моделювання.

**Лабораторна робота 4.** Розроблення схем комбінаційних пристроїв та типових вузлів цифрових пристроїв на мові Verilog.

**Лабораторна робота 5.** Створення проекту з ієрархічною структурою в САПР ModelSim на прикладі реалізації вузлів для виконання арифметичних операцій.

### **Тематика лабораторних робіт для аудиторного виконання**

#### **Аудиторне заняття 1:**

**Лабораторна робота 1.** Вступне заняття. Тест. Захист лабораторних робіт 2-5.

#### **Аудиторне заняття 2:**

**Лабораторна робота 6.** Створення TestBench рівня для тестування та налагодження проекту на мові Verilog.

#### **Аудиторне заняття 3:**

**Лабораторна робота 7.** Розроблення власного проекту «Арифметико-логічний блок з загальними мікроопераціями».

#### **Аудиторне заняття 4:**

**Лабораторна робота 8.** Перенос проекту «Арифметико-логічний блок з загальними мікроопераціями» в САПР Quartus II . Структурний синтез. Верифікація. Прошивка плати. Захист лабораторних робіт 6-8.

### **Види самостійної роботи для здобувачів заочної форми навчання (104 години):**

- підготовка до аудиторних занять, (1,5 години x 4 лекцій = 6 годин);
- підготовка до експрес-тестів (4 години);
- самостійне виконання лабораторних робіт 1-5 (3,5 години x 5 лаб. робіт = 17,5 годин);
- підготовка до виконання лабораторних робіт (6 – 8), оформлення протоколів, розміщення протоколів на GitLab (1,5 години x 3 лабораторних робіт = 4,5 годин)
- підготовка до МКР1 (4 годин);
- виконання МКР2 (4 години);
- підготовка до заліку (4 години);

- самостійне опрацювання теоретичного матеріалу, завантаження та збирання програмного забезпечення для виконання лабораторних робіт (60 годин).

## Політика та контроль

### 8. Політика навчальної дисципліни (освітнього компонента)

Для виконання лабораторних робіт та модульних контрольних робіт встановлюються дедлайни.

Виконання лабораторних робіт поза встановлених термінів супроводжуються штрафними балами, які вираховуються із оцінки за протокол. МКР не приймається поза встановлені терміни.

Штрафні бали виставляються за: невчасну здачу лабораторної роботи. Кількість штрафних балів не більше 10. Штрафні бали та жорсткі дедлайни не запроваджуються у період військового стану

Заохочувальні бали виставляються за: активну участь на лекціях; виконання поточних домашніх завдань, ведення конспекту, підготовка повідомлення з презентацією по одній із тем СРС дисципліни тощо. Кількість заохочуваних балів не більше 10.

Окремі теми лекційних занять супроводжуються короткими експрес-тестами (на 15 хвилин), які включають матеріал вивченої теми та питання, які задані на самостійне вивчення. Бали отримані за тест входять в семестрову рейтингову оцінку. Поточні тести не перескладаються.

Виконанню кожної лабораторної роботи передуює виконання індивідуального завдання і оформлення його у вигляді протоколу. Студент, який прийшов на заняття без оформленого протоколу до лабораторної роботи не допускається. Першим етапом студент захищає результати отримані під час виконання індивідуального завдання до лабораторної роботи, на другому етапі – захищає теорію шляхом усного опитування або тестування. Більшість лабораторних робіт супроводжуються тестами для оцінки вивченого теоретичного та практичного матеріалу до лабораторної роботи. Бали отримані за виконання лабораторної роботи, за тест та за протокол входять в оцінку за лабораторну роботу. Тестування проводиться на лабораторному занятті після перевірки результатів виконання лабораторних робіт. Студент, який не виконав індивідуальне завдання до лабораторної роботи й до тесту не допускається.

Виконання лабораторних робіт є обов'язковими для допуску до семестрового контролю. Умовою допуску до семестрового контролю є зарахування всіх лабораторних робіт та стартовий рейтинг не менше 30 балів.

Модульна контрольна робота пишеться на лекційному занятті без застосування допоміжних засобів (мобільні телефони, планшети та ін.); результат пересилається до відповідної директорії Google -диску через Google форму.

Модульна контрольна робота не переписується за умови негативної оцінки, негативна оцінка за МКР (менше ніж 9 балів (<60%)) прирівнюється до 0 балів, в цьому випадку МКР не зараховується.

Оцінка, яку студент може отримати за виконання кожної лабораторної роботи та за кожну модульну контрольну роботу наведені в таблиці 1 оцінювання семестрових робіт, розділ 8 силабуса.

Таким чином мінімальна оцінка, яку повинен отримати студент для допуску до семестрового контролю дорівнює 60 балів, максимальна – 100 балів за виконання всіх поточних робіт за семестр.

Здобувачі, які виконали всі умови допуску до заліку (виконали всі лабораторні роботи) та мають рейтингову оцінку менше 60 балів, а також ті здобувачі, хто бажає підвищити свою рейтингову оцінку, на останньому за розкладом занятті мають можливість пройти семестровий контроль у вигляді залікової контрольної роботи.



У разі виконання залікової контрольної роботи рейтингова оцінка визначається як сума балів за залікову контрольну роботу та балів за індивідуальні семестрові завдання.

До індивідуальних семестрових завдань вноситься індивідуальна робота студента що стосується виконання лабораторних робіт. Максимальна кількість балів за індивідуальну роботу за семестр дорівнює 60 балів. Максимальна оцінка за залікову контрольну роботу дорівнює 40 балів. Таким чином здобувач має можливість підвищити свою рейтингову оцінку написавши залікову контрольну роботу і додавши додаткові бали до кількості балів, які отримані протягом семестру за індивідуальну семестрову роботу.

Після виконання залікової контрольної роботи, якщо оцінка за залікову контрольну роботу більша ніж за рейтингом, здобувач отримує оцінку за результатами залікової контрольної роботи. Якщо оцінка за залікову контрольну роботу менша ніж за рейтингом, попередній рейтинг здобувача (за винятком балів за семестрове індивідуальне завдання) скасовується і він отримує оцінку з урахуванням результатів залікової контрольної роботи. Цей варіант формує відповідальне ставлення здобувача до прийняття рішення про виконання залікової контрольної роботи, змушує його критично оцінити рівень своєї підготовки та ретельно готуватися до заліку.

## 9. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

Семестровий рейтинг студента з кредитного модуля розраховується, виходячи із 100-бальної шкали. Рейтинг складається з балів, що студент отримує за виконання 8 лабораторних робіт  $R_L$ , двох модульних контрольних робіт  $R_{МКР}$  та експерт-тестів  $R_{ЕТ}$ .

Максимальна кількість балів за лабораторні роботи складає 60 балів, тобто  $R_L = 60$ .

Узагальнені критерії оцінювання лабораторних робіт наступні:

- своєчасність підготовки протоколу до лабораторного заняття, повнота виконання теоретичного або практичного завдання в протоколі, протокол вчасно викладений на GitLab;
- коректність функціонування розроблених моделей на програмному або апаратному забезпеченні, демонстрація власного репозиторію на GitLab з матеріалами лабораторної роботи та, наявність комітів;
- опитування за тематикою лабораторної роботи для зарахування практичної частини роботи, захист одержаних в роботі результатів, відповіді на додаткові теоретичні запитання викладача, повнота оформлення звіту/протоколу по роботі на GitLab.

Детальний підхід до оцінювання кожної лабораторної роботи наведений в таблиці 1.

Таблиця 1. Деталізація оцінювання кожної лабораторної роботи

Назва заняття	Форма контролю	Кількість балів	Допуск до семестрового контролю	Всього балів
Лабораторна робота 1.	Вступний тест	4	2	4
Лабораторна робота 2	Виконання завдання	3	5	8
	Опитування	3		
	Протокол на GitLab	2		
Лабораторна робота 3	Виконання завдання	3	5	8
	Опитування по QA	3		

	Протокол на GitLab	2		
Лабораторна робота 4	Виконання завдання	3	5	8
	Опитування по QA	3		
	Протокол на GitLab	2		
Лабораторна робота 5	Виконання завдання	3	5	8
	Опитування	3		
	Протокол на GitLab	2		
Лабораторна робота 6	Виконання завдання	3	5	8
	Опитування	3		
	Протокол на GitLab / демонстрація	2		
Лабораторна робота 7	Виконання завдання	3	5	8
	Опитування	3		
	Протокол на GitLab / демонстрація	2		
Лабораторна робота 8	Виконання завдання	3	5	8
	Опитування	3		
	Протокол на GitLab / демонстрація	2		
Кількість балів за індивідуальну роботу				60
Експрес-тести на лекціях	2 x 5	10	5	10
МКР	МКР1 (Тест)	15	9	15
	МКР2	15	9	15
Всього балів		100	60	100

Максимальна кількість балів за МКР  $R_{МКР} = 2 \times 15 = 30$  балів.

МКР1 проводиться у вигляді автоматизованого тестування на платформі Google Workspace for Education. Тест складається із 60 питань  $R_{МКР\_2} = 0,25 \times 60 = 15$  балів

Модульна контрольна робота МКР2 виконується самостійно за індивідуальним завданням. Критерії оцінювання МКР2 за чотирма рівнями:

- правильна та змістовна відповідь з поясненнями в термінах предметної області : 13 – 15 балів;
- правильна відповідь, неповні пояснення: 11 – 12 балів;
- відповідь містить помилки: 9 – 10 балів;
- відповідь містить суттєві помилки, немає пояснень: 4-8 балів;
- немає відповіді: 0 балів.

Оцінка за МКР2 знижується за:

- некоректне оформлення;
  - відсутність коментарів в змістовних термінах;
- відсутність пояснень під час розрахунків.

Максимальна кількість балів за експрес-тести – 10 балів, тести проводяться на лекціях у вигляді автоматизованого тестування на платформі Google Workspace for Education.

Максимальна кількість балів за залікову контрольну роботу дорівнює  $R_3 = 40$  балів.

Залікова контрольна робота проводиться у вигляді автоматизованого тестування на платформі Google Workspace for Education / moodle, складається з вибраних питань, які були протягом семестру в МКР, експрес тестах, на захистах лабораторних робіт. Максимальна оцінка за залікову контрольну роботу  $R_3 = 40$  балів.

Календарна атестація студентів (на 8 та 14 тижнях семестрів) з дисципліни проводиться за значенням поточного рейтингу студента на час атестації. Якщо значення цього рейтингу не менше 50 % від максимально можливого на час атестації, студент вважається атестованим. В іншому випадку в атестаційній відомості виставляється «неатестовано».

Кількість балів, що отримує студент за семестр визначається за формулою

$$R = R_{\text{л}} + R_{\text{МКР}} + R_{\text{Е-тести}}$$

Максимальна кількість балів за семестр не перевищує  $R_C = 100$ .

З урахуванням одержаної суми балів кінцева оцінка визначається за таблицею 3.

Якщо студент пише залікову роботу, кількість балів, що отримує студент за семестр визначається формулою

$$R = R_{\text{лр}} + R_3$$

де,  $R_{\text{лр}} = R_{\text{л}}$ .

Максимальна кількість балів за семестр не перевищує  $R = 100$ .

З урахуванням одержаної суми балів кінцева оцінка визначається таблицею 3.

Кількість балів	Оцінка
100-95	Відмінно
94-85	Дуже добре
84-75	Добре
74-65	Задовільно
64-60	Достатньо
Менше 60	Незадовільно
Не виконані умови допуску	Не допущено

Робочу програму навчальної дисципліни (силабус)

**Складено,** д.т.н, доцент, професор кафедри ОТ Клименко Ірина  
Анатоліївна, асистент кафедри ОТ, Таранюк Вікторія  
Анатоліївна.

**Ухвалено** кафедрою обчислювальної техніки (протокол № 10 від 25.05.2022 р.)

**Погоджено** методичною комісією ФІОТ (протокол №10 від 09.06.2022 р.)